

# Lehrveranstaltungshandbuch SOP

Systems on Programmable Chips

Version: 1 | Letzte Änderung: 02.08.2019 14:22 | Entwurf: 0 | Status: vom verantwortlichen Dozent freigegeben

## – Allgemeine Informationen

**Langname** Systems on Programmable Chips

**Anerkennende LModule** SOP\_BaTIN

**Verantwortlich** Prof. Dr. Tobias Krawutschke  
Professor Fakultät IME

**Gültig ab** Sommersemester 2022

**Niveau** Bachelor

**Semester im Jahr** Sommersemester

**Dauer** Semester

**Stunden im Selbststudium** 78

**ECTS** 5

**Dozenten** Prof. Dr. Tobias Krawutschke  
Professor Fakultät IME

### Literatur

Hamblen, Furman: Rapid Prototyping of Digital Systems, Kluwer Academic Publishing

Wakerly: Digital Design: Principles and Practices, Prentice Hall

D. Gajski: Embedded System Design, Springer Verlag New York

U. Meyer-Baese: Digital Signal Processing with Field Programmable Gate Arrays

### Abschlussprüfung

#### Details

Vorbereitungsteil:  
Analyse einer typischen Aufgabenstellung für den Einsatz von SoPC-Systemen, Entwurf einer Lösung (Prüfling allein unter Klausurbedingungen)  
Diskussionsteil:  
Diskussion der Lösung, Ausführung von ausgewählten Teilen (unter Beobachtung durch Prüfer)

**Voraussetzungen**

Grundwissen  
Digitalrechner  
\* Beschreibungsformen  
Digitaltechnik  
(Boole'sche Algebra,  
Automaten)  
\* Grundkenntnisse  
digitale Technologie  
inkl. HDL (Hardware  
description language)  
Grundwissen  
Programmierung  
\* Hardwarenahe  
Programmiersprache C  
\*  
Programmiererfahrung  
\* Kenntnisse und  
Anwendungserfahrung  
von Konzepten für  
reaktiver  
Programmierung, insb.  
Interrupts  
Grundwissen  
Signalverarbeitung,  
insb. Diskrete Filterung  
mit FIR-Filter

**Unterrichtssprache**

deutsch, englisch bei  
Bedarf

**separate****Abschlussprüfung**

Ja

**Mindeststandard**

Finden wichtiger  
Systemkomponenten  
und Zuordnung zu  
Hard- und Software  
Fähigkeit zur  
Implementation  
ausgewählter  
Komponenten in Hard-  
und Software

**Prüfungstyp**

mündliche Prüfung,  
strukturierte Befragung

## – Vorlesung / Übungen

### Lernziele

Zieltyp	Beschreibung
Kenntnisse	1) Digitaltechnische Systeme beschreiben (modellieren) mittels Boole'scher Algebra Schaltplan aus existierenden Bausteinen Endlichen Automaten (Zustands-Übergangs-Diagramme) Erweiterte Automaten und Statecharts Kontrollfluss-Datenflusssysteme VHDL 2) Digitale Technologie Typische Schaltungen (CMOS) in ihrem Verhalten verstehen und beschreiben Laufzeiteffekte in Schaltnetzen verstehen, beschreiben und klassifizieren Aufbau und Funktionsweise programmierbarer Bausteine verstehen und beschreiben 3) SoC/SoPC-Systeme Systemaufbau IO-Zugriffe über maschinennahe Programmierung Interrupts und Alarmer Programmierung Automatensteuerung/CFDF-System Regeln für Hardware/Softwareaufteilung Design der Kopplung von HW/SW-Komponenten

### Besondere Voraussetzungen

keine

### Begleitmaterial

Vortragsfolien  
Übungsaufgaben mit Musterlösungen  
Tutorials (viele Übungen am Rechner)  
Beispielmodelle und -programme

### Separate Prüfung

Nein

### Aufwand Präsenzlehre

Typ	Präsenzzeit (h/Wo.)
Vorlesung	2
Übungen (ganzer Kurs)	1
Übungen (geteilter Kurs)	0
Tutorium (freiwillig)	2

## – Praktikum

### Lernziele

Zieltyp	Beschreibung
Fertigkeiten	Erwerb von Kompetenzen in der Analyse, Modellierung und Umsetzung des Hardware-Teils eines audioverarbeitenden Systems: 1) Analyse der Schnittstelle zum vorgegebenen CoDec und Erstellung einer Kopier-Hardware zum Einlesen und Ausgeben der Samples 2) Aufbau eines FIR Filters für die Samples 3) Aufbau einer simplen Echo-Erzeugungseinheit (Arbeit im Zeitbereich)
Fertigkeiten	Erwerb von Kompetenzen in der Analyse, Modellierung und Umsetzung eines audioverarbeitenden Systems in Software: 1) Analyse der Schnittstelle zum vorgegebenen CoDec und Erstellung einer Kopier-Software zum Einlesen und Ausgeben der Samples 2) Aufbau eines N-stufigen Average-Mean-Filters für die Samples 3) Aufbau einer simplen Echo-Erzeugungseinheit (Arbeit im Zeitbereich) 4) Messung, Optimierung des Systems, das an der Leistungsgrenze üblicher Mikrocontroller arbeitet
Fertigkeiten	Realisation des Beispielsystems als HW/SW-System mit einstellbaren Parametern für Echo und FIR-Filter 1) Aufgabenaufteilung HW/SW 2) Festlegung des Protokolls zwischen HW- und SW-Komponenten 3) Realisierung des User Interface (Eingabe der Echo- und Filterparameter, Steuerung des Systems) 4) Realisierung der Protokoll-Komponenten 5) Validierung mit FPGA-Board 6) Vergleich der Lösungen HW / SW / SoPC in einem Bericht

### Besondere Voraussetzungen

keine

<b>Begleitmaterial</b>	Beschreibungstext Tutorials Zugeschnittene Hilfswerkzeuge, z.B. zum Test
------------------------	--

<b>Separate Prüfung</b>	Ja
-------------------------	----

### Separate Prüfung

<b>Prüfungstyp</b>	praxisnahes Szenario bearbeiten (z.B. im Praktikum)
--------------------	---

<b>Details</b>	Prüfung der schriftlich und elektronisch einzureichenden Vorbereitungen (Design files, Models, Software) Beobachtung der Durchführung (mit Hilfe) im Labor am realen FPGA-System
----------------	--

<b>Mindeststandard</b>	Rechtzeitige Einreichung der geforderten Elemente Mindestqualität der Einreichung erreicht Erläuterung der Komponenten im Labor Beteiligung an dem Aufbau des Systems Bericht mit hinreichender Qualität
------------------------	--

## Aufwand Präsenzlehre

<b>Typ</b>	<b>Präsenzzeit (h/Wo.)</b>
Praktikum	1
Tutorium (freiwillig)	0