

Modulhandbuch

BaET2012_Angewandte_Digitale_Signalverarbeitung

Modul

Anerkennbare Lehrveranstaltung (LV)

Organisation

Modulprüfung

Prüfungselemente

Vorlesung / Übung

Praktikum

Verantwortlich: Prof. Dr. Krah

Modul

Anerkennbare Lehrveranstaltung (LV)

- F07 DSF

Organisation

Bezeichnung	
Lang	BaET2012_Angewandte_Digitale_Signalverarbeitung
MID	BaET2012_ADS
MPID	

Zuordnung	
Studiengang	BaET2012
Studienrichtung	A,N
Wissensgebiete	A_HE , N_SPEZ

Einordnung ins Curriculum	
Fachsemester	3-6
Pflicht	A
Wahl	N

Version	
erstellt	2013-05-23
VID	1
gültig ab	WS 2012/13
gültig bis	

Zeugnistext

Angewandte Digitale Signalverarbeitung

Unterrichtssprache

Deutsch oder Englisch

Modulprüfung

Form der Modulprüfung	
sK	Regelfall (bei geringer Prüfungsanzahl: sMP)

Beiträge ECTS-CP aus Wissensgebieten	
A_HE, N_SPEZ	5
Summe	5

Aufwand [h]: 150

Prüfungselemente

Vorlesung / Übung

Form Kompetenznachweis	
bÜA	Präsenzübung und Selbstlernaufgaben

Beitrag zum Modulergebnis	
bÜA	unbenotet

Spezifische Lernziele

Kenntnisse

- Einführung in die digitale Signalverarbeitungshardware (PFK.9)
- Intellectual Property (PFK.8, PFK.9)
- Reale Abtastsysteme (PFK.8)

Fertigkeiten

- Auslegung eines digitalen Signalverarbeitungs-systems (PFK5, PFK7,PSK.5)
- Prog. und Konfiguration eines digitalen Signalverarbeitungs-systems (PFK5, PFK7,PSK.5)

Exemplarische inhaltliche Operationalisierung

„Die Studierenden kennen den Aufbau und die Funktionsweise von „Field programmable gate Array“ Bausteinen (FPGA), Analog Digital Umsetzern (S&H), Digital Analog Umsetzern, Soft core Prozessoren (Nios II) und von rekursiven bzw. nicht rekursiven Digitalfiltern. Die Studierenden besitzen Kompetenzen in der Parametrierung und Implementierung von digitalen Filterstrukturen zur Signalverarbeitung auf µController- und FPGA-Systemen.“

Praktikum

Form Kompetenznachweis	
bSZ	praxisnahe Aufgabenstellungen (Präsenzpflicht)
sSb	Praktikumsbericht und -ausarbeitung zu bSZ

Beitrag zum Modulergebnis	
bSZ	Anrechenbare Punkte
sSb	Testat als Voraussetzung zu sK

Spezifische Lernziele

Kenntnisse

- System on a Programmable Chip (PFK.9)
- Nutzung von Evaluation Boards (PFK.9)
- Digitale Filter (PFK.8)

Fertigkeiten

- Systeme zur digitalen Signalverarbeitung modellieren (PFK.1, PFK.2, PSK.2, PSK.4, PSK.5)
- Systeme zur digitalen Signalverarbeitung verifizieren (PFK.8, PFK.9, PSK.2, PSK.4, PSK.5)

Handlungskompetenz demonstrieren

- Aufbau von Signalverarbeitungseinrichtungen (PFK8, PFK9, PSK4, PSK5)
- Lösung von Signalverarbeitungs-aufgaben (PFK8, PFK9, PSK4, PSK5)

Exemplarische inhaltliche Operationalisierung

„Die Studierenden kennen den Aufbau und die Funktionsweise von „Field programmable gate Array“ Bausteinen (FPGA), Analog Digital Umsetzern (S&H), Digital Analog Umsetzern, Soft core Prozessoren (Nios II) und von rekursiven bzw. nicht rekursiven Digitalfiltern. Die Studierenden besitzen Kompetenzen in der Parametrierung und Implementierung von digitalen Filterstrukturen zur Signalverarbeitung auf µController- und FPGA-Systemen.“

Das Urheberrecht © liegt bei den mitwirkenden Autoren. Alle Inhalte dieser Kollaborations-Plattform sind Eigentum der Autoren.

Ideen, Anfragen oder Probleme bezüglich Foswiki? Feedback senden

