

# Lehrveranstaltung

## SOP - Systems on Programmable Chips

---

Version: 1 | Letzte Änderung: 02.08.2019 14:22 | Entwurf: 0 | Status: vom verantwortlichen Dozent freigegeben

### ^ Allgemeine Informationen

<b>Langname</b>	Systems on Programmable Chips
<b>Anerkennende LModule</b>	<u>SOP_BaTIN</u>
<b>Verantwortlich</b>	Prof. Dr. Tobias Krawutschke Professor Fakultät IME
<b>Niveau</b>	Bachelor
<b>Semester im Jahr</b>	Sommersemester
<b>Dauer</b>	Semester
<b>Stunden im Selbststudium</b>	78
<b>ECTS</b>	5
<b>Dozenten</b>	Prof. Dr. Tobias Krawutschke Professor Fakultät IME
<b>Voraussetzungen</b>	Grundwissen Digitalrechner * Beschreibungsformen Digitaltechnik (Boole'sche Algebra, Automaten) * Grundkenntnisse digitale Technologie inkl. HDL (Hardware description language) Grundwissen Programmierung * Hardwarenahe Programmiersprache C * Programmiererfahrung * Kenntnisse und Anwendungserfahrung von Konzepten für reaktiver Programmierung, insb. Interrupts Grundwissen Signalverarbeitung, insb. Diskrete Filterung mit FIR-Filter
<b>Unterrichtssprache</b>	deutsch, englisch bei Bedarf
<b>separate Abschlussprüfung</b>	Ja

# Abschlussprüfung

## Details

Vorbereitungsteil: Analyse einer typischen Aufgabenstellung für den Einsatz von SoPC-Systemen, Entwurf einer Lösung (Prüfung allein unter Klausurbedingungen)

Diskussionsteil: Diskussion der Lösung, Ausführung von ausgewählten Teilen (unter Beobachtung durch Prüfer)

## Mindeststandard

Finden wichtiger Systemkomponenten und Zuordnung zu Hard- und Software

Fähigkeit zur Implementation ausgewählter Komponenten in Hard- und Software

## Prüfungstyp

Vorbereitungsteil: Analyse einer typischen Aufgabenstellung für den Einsatz von SoPC-Systemen, Entwurf einer Lösung (Prüfung allein unter Klausurbedingungen)

Diskussionsteil: Diskussion der Lösung, Ausführung von ausgewählten Teilen (unter Beobachtung durch Prüfer)

## ^ Vorlesung / Übungen

## Lernziele

---

### Kenntnisse

1) Digitaltechnische Systeme beschreiben (modellieren) mittels

Boole'scher Algebra

Schaltplan aus existierenden Bausteinen

Endlichen Automaten (Zustands-Übergangs-Diagramme)

Erweiterte Automaten und Statecharts

Kontrollfluss-Datenflusssysteme

VHDL

2) Digitale Technologie

Typische Schaltungen (CMOS) in ihrem Verhalten verstehen und beschreiben

Laufzeiteffekte in Schaltnetzen verstehen, beschreiben und klassifizieren

Aufbau und Funktionsweise programmierbarer Bausteine verstehen und beschreiben

3) SoC/SoPC-Systeme

Systemaufbau

IO-Zugriffe über maschinennahe Programmierung

Interrupts und Alarmer

Programmierung Automatensteuerung/CFDF-System

Regeln für Hardware/Softwareaufteilung

Design der Kopplung von HW/SW-Komponenten

## Aufwand Präsenzlehre

Typ	Präsenzzeit (h/Wo.)
Vorlesung	2

---

Übungen (ganzer Kurs)	1
Übungen (geteilter Kurs)	0
Tutorium (freiwillig)	2

## Separate Prüfung

keine

## ^ Praktikum

### Lernziele

#### Fertigkeiten

Erwerb von Kompetenzen in der Analyse, Modellierung und Umsetzung des Hardware-Teils eines audioverarbeitenden Systems:

- 1) Analyse der Schnittstelle zum vorgegebenen CoDec und Erstellung einer Kopier-Hardware zum Einlesen und Ausgeben der Samples
- 2) Aufbau eines FIR Filters für die Samples
- 3) Aufbau einer simplen Echo-Erzeugungseinheit (Arbeit im Zeitbereich)

Erwerb von Kompetenzen in der Analyse, Modellierung und Umsetzung eines audioverarbeitenden Systems in Software:

- 1) Analyse der Schnittstelle zum vorgegebenen CoDec und Erstellung einer Kopier-Software zum Einlesen und Ausgeben der Samples
- 2) Aufbau eines N-stufigen Average-Mean-Filters für die Samples
- 3) Aufbau einer simplen Echo-Erzeugungseinheit (Arbeit im Zeitbereich)
- 4) Messung, Optimierung des Systems, das an der Leistungsgrenze üblicher Mikrocontroller arbeitet

Realisation des Beispielsystems als HW/SW-System mit einstellbaren Parametern für Echo und FIR-Filter

- 1) Aufgabenaufteilung HW/SW
- 2) Festlegung des Protokolls zwischen HW- und SW-Komponenten
- 3) Realisierung des User Interface (Eingabe der Echo- und Filterparameter, Steuerung des Systems)
- 4) Realisierung der Protokoll-Komponenten
- 5) Validierung mit FPGA-Board
- 6) Vergleich der Lösungen HW / SW / SoPC in einem Bericht

### Aufwand Präsenzlehre

Typ	Präsenzzeit (h/Wo.)
Praktikum	1
Tutorium (freiwillig)	0

# Separate Prüfung

## Prüfungstyp

praxisnahes Szenario bearbeiten (z.B. im Praktikum)

## Details

Prüfung der schriftlich und elektronisch einzureichenden Vorbereitungen (Design files, Models, Software)

Beobachtung der Durchführung (mit Hilfe) im Labor am realen FPGA-System

## Mindeststandard

Rechtzeitige Einreichung der geforderten Elemente

Mindestqualität der Einreichung erreicht

Erläuterung der Komponenten im Labor

Beteiligung an dem Aufbau des Systems

Bericht mit hinreichender Qualität